

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-129882

(43)Date of publication of application : 03.06.1991

(51)Int.Cl.

H01L 33/00

(21)Application number : 01-268813

(71)Applicant : MITSUBISHI MONSANTO  
CHEM CO  
MITSUBISHI KASEI CORP

(22)Date of filing :

16.10.1989

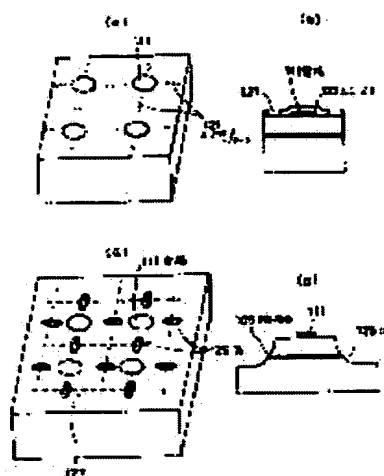
(72)Inventor : NOGUCHI MASAHIRO  
INOUE YUICHI

## (54) LIGHT EMITTING DIODE CHIP

## (57)Abstract:

**PURPOSE:** To improve a light emitting diode in light extraction efficiency by a method wherein one or more grooves are provided to, at least, each side of a light extracting side face.

**CONSTITUTION:** One or more grooves 125 are provided to, at least, each side of a light extraction side face. That is, a resist layer 123 is formed on the whole face of a wafer on which electrodes 111 are formed in a photolithography process, and the part of the resist layer 123 where the grooves 125 are formed is exposed to light and etched to form etching patterns 121. The wafer is dipped into an etching solution, whereby the part of the wafer where the patterns 121 are formed is etched, and the resist pattern is dissolved to obtain the wafer provided with etched grooves 125. By this setup, the grooves 125 are provided to each side of the upper face of a chip, whereby the chip can be increased in surface area and improved in light extraction efficiency.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision  
of rejection][Kind of final disposal of application other  
than the examiner's decision of rejection  
or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-129882

⑬ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)6月3日

H 01 L 33/00

A

8934-5F

審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 発光ダイオードチップ

⑯ 特 願 平1-268813

⑰ 出 願 平1(1989)10月16日

⑱ 発 明 者 野 口 雅 弘 茨城県牛久市東端穴町1000番地 三菱モンサント化成株式会社筑波工場内

⑲ 発 明 者 井 上 優 一 茨城県牛久市東端穴町1000番地 三菱化成株式会社総合研究所内

⑳ 出 願 人 三菱モンサント化成株式会社 東京都千代田区丸の内2丁目5番2号

㉑ 出 願 人 三菱化成株式会社 東京都千代田区丸の内2丁目5番2号

㉒ 代 理 人 弁理士 蛭川 昌 信 外6名

#### 明 細 書

##### 1. 発明の名称

発光ダイオードチップ

##### 2. 特許請求の範囲

(1) 光取り出し側端面の少なくとも1辺に1個以上の溝を形成したことを特徴とする発光ダイオードチップ。

(2) 前記溝はPN接合部に跨がって形成したことを特徴とする請求項1記載の発光ダイオードチップ。

##### 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は光取り出し効率を向上させるようにした発光ダイオード(LED)チップに関するものである。

〔従来の技術〕

一般に、LEDは表示用に広く利用されているが、近年では光通信分野にも用いられ、光ファイバの光源等に利用されて今後ますます需要が増えることが予想されている。このようなLEDとし

ては、発光した光を効率的に取り出せることが極めて重要である。

従来、LEDチップの外部量子効率を向上させる方法として、電極の大きさや形状を変えること、光の吸収層となるような部分を除去すること、表面に細かい凹凸をつけたり、屈折率の違うものを接触させて反射損失を無くすること等の方法がとられてきた。

〔発明が解決しようとする課題〕

しかしながら、電極の大きさに関しては、駆動電流と電圧によって制限されることからあまり大きな自由度がなく、形状に関しても同様のことがいえる。

吸収層を除去する方法としてはチップの厚みをできるだけ薄くするか、メサのほりこみ量をできるだけ多くしてチップ上面の面積を極力小さくして輝度を上げることなどが考えられるが、いずれもチップを傷めづらくするため十分とはいえない。

また表面に凹凸を付ける方法は制御性に問題が

あり、屈折率の違うものを接触させるだけではLEDの場合10～25%程度の出力増しか見込めないという問題があった。

〔課題を解決するための手段〕

本発明の発光ダイオードチップは、光取り出し側端面の少なくとも1辺に1個以上の溝を形成すること、また溝はPN接合部に跨って形成したことを特徴とするものである。

〔作用〕

本発明は、第1図に示すようにLEDチップの上面の辺に溝113を設けことにより、チップの表面積を大きくして光の取り出し効率を向上させ、放熱効果を上げて長寿命化を図ることができるとともに、溝をPN接合に跨るように形成してPN接合面積を減少させる結果、溝の大きさや個数を選択することによりPN接合部分の面積をコントロールして電流密度を発光に最適な値に調整することができる。PN接合部分の面積の範囲は切溝なしの場合を100%としたとき、好ましくは60～95%、さらに好ましくは70～90%、最

も好ましくは70～80%である。

〔実施例〕

以下、本発明の実施例を図面を参照しつつ説明する。

第1図は本発明の発光ダイオードチップを示す斜視図、第2図、第3図はウェハへの溝形成方法を説明するための図、第4図は溝を設ける数を変えたときのチップの平面図、第5図はチップの温度立ち上がりカーブを示す図、第6図、第7図は電極形成方法を説明するための図である。図中、100はLEDチップ、101は基板、103は層1、105はPN接合、107は層2、109は上面、111は電極、121はエッチングパターン、123はレジスト層、125はエッチング溝、127はダイシング線、131はレジストパターン、133は電極物質層である。

まず、第6図、第7図によりLEDウェハへの電極形成について説明する。

第6図に示すように、例えば厚み150μm程度の層1と厚み60μm程度の層2で活性層をサ

ンドイッチしたダブルヘテロ構造のウェハを用意し、第7図に示すように層2の上面にレジストパターン131を形成した後、スパッタ等で全面に電極物質層133を形成し、アセトン等によりレジストパターンを溶解することにより電極111が形成される。

フォトリソ工程において電極形成したウェハの全面にレジスト層123を形成した後、溝を形成する部分を露光してエッチングすることによりエッチングパターン121を形成する(第2図(a)、(b))。

エッチングパターンを形成したウェハをエッチング液に浸すことにより、エッチングパターンの部分が削られ、レジストパターンを溶解すると第3図(a)に示すようなエッチング溝125が形成されたウェハが得られる。ウェハの状態一度にエッチングして溝を形成することにより量産することができるとともに、溝の形状を統一して能率的に形成することが可能である。またPN接合を跨るように溝形成することにより、PN接合部分の

面積をコントロールすることができ、これによって電流密度を最適化することができ、発光効率を上げることが可能となる。

こうして溝形成したウェハを、第3図(a)に示す溝を通る破線127に沿ってダイシングすると、第3図(b)に示すような光取り出し側の辺に溝125を形成したLEDチップが得られる。

溝の形成は、前述のように4辺に全て設けるだけでなく、1辺のみ、あるいは2辺、3辺等でもよく、また1辺に複数ヶ設けてもよい。

表面から60μmの深さにPN接合を有するDH構造のエピウェハにフォトリソ工程にて電極を形成した後、さらにフォトリソ工程およびエッチングにより溝を形成し、その後ダイシングにより素子の分離を行いLEDチップとしたものについて、第4図に示すように、切り込みを設けないタイプ-1、1辺にのみ溝113を設けたタイプ-2、2辺に溝113a、113bを設けたタイプ-3、4辺に溝113a～113dを設けたタイプ-4、タイプ4と同じように溝を形成し、タ

イブー4の場合よりも溝を大きくしたタイプ5についてのPN接合面積、輝度およびVfの平均値を表-1に示す。

表-1

LED タイプ	PN接合面積 (%)	輝度 (a, u)	Vf1 (0.1mA)	Vf2 (30mA)
1	100	53.0	1.465V	1.735V
2	94	58.2	1.425V	1.725V
3	88	72.6	1.450V	1.770V
4	76	101.2	1.430V	1.765V
5	50	27.0	1.450V	1.710V

測定は同一のウェハを4分割してそれぞれのタイプのLEDを作り、そのうちの各15個を測定した平均値である。

表中、PN接合部分の面積は溝を形成しない場合を100%としたときの割合、輝度は順方向に電流を30mA流したときの積分球による測定値で単位は任意単位、Vf1は順方向に電流を0.1mA流したときの電圧降下分、Vf2は順方向に電流を30mA流したときの電圧降下分

ある。表-1から分かるように、LEDチップの形状によるVf値の差は認められなかったが、溝の増加にともなって輝度が増加していることが分かる。これはPN接合部分の面積を減少させる結果、電流密度が発光に適した値に調整されたためである。このPN接合部分の面積は、溝なしの場合を100%としたとき、好ましくは60~95%であり、さらに好ましくは70~90%、最も好ましくは70~80%である。

また、タイプ1およびタイプ4のLEDチップを4mmφ、長さ8mmの形状に樹脂モールドし、その先端に熱電対を接触させて通電(30mA)開始からの時間と温度との関係を測定したところ、第5図に示すような結果が得られた。

タイプ1に比べてタイプ4の方が、温度の上昇(立ち上がり)が早い、飽和値が同じであるので放熱効果が高いといえる。これは溝を形成したことにより、表面積が増加したためである。LEDチップの寿命を低下する原因の1つとして、熱の問題が考えられるが、本発明に

より放熱効果を高めることができるので、寿命を長くすることが可能である。

#### 〔発明の効果〕

以上のように本発明によれば、

- ・光の取り出し効率が向上し輝度のアップが可能である。
- ・LEDの表面積が大きくなり放熱の効果よりライフの向上が見込める。
- ・PN接合部分の面積をコントロールすることによって電流密度を最適化でき、効率的な発光をさせることが可能である。

#### 4. 図面の簡単な説明

第1図は本発明の発光ダイオードチップ構造を示す斜視図、第2図、第3図はウェハへの溝形成方法を説明するための図、第4図は溝数を変えたときのチップの平面図、第5図はチップの温度立ち上がりカーブを示す図、第6図、第7図は電極形成方法を説明するための図である。

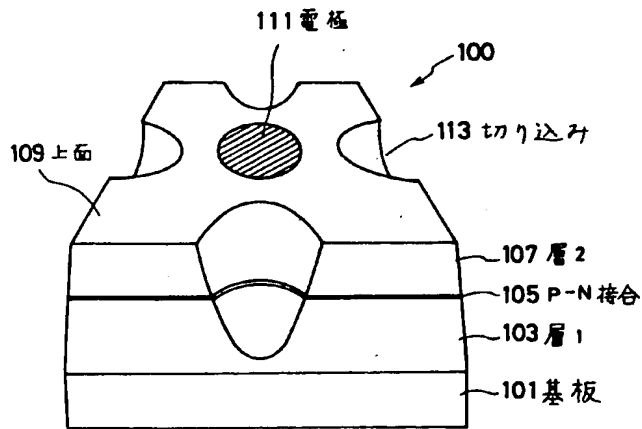
100…LEDチップ、101…基板、105…PN接合、111…電極、121…エッチング

パターン、125…エッチング溝、127…ダイシング線。

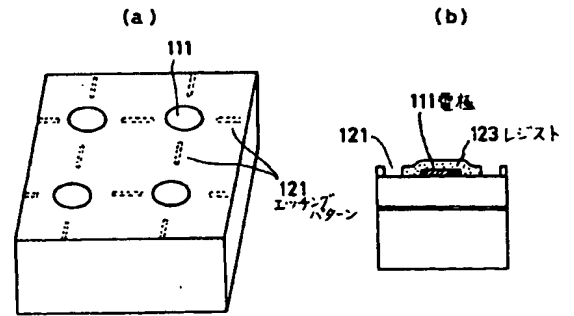
出 願 人 三菱モンサント化成株式会社  
(外1名)

代理人弁理士 蛭 川 昌 信 (外6名)

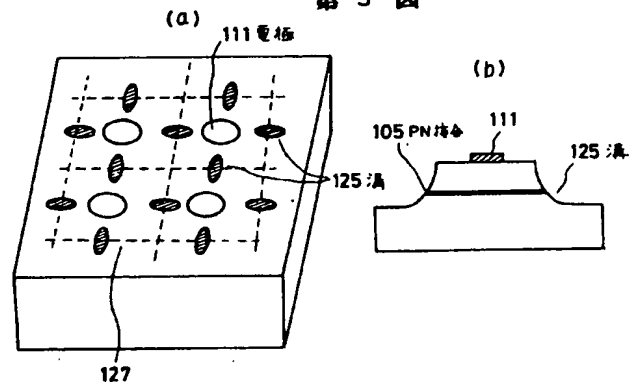
第 1 図



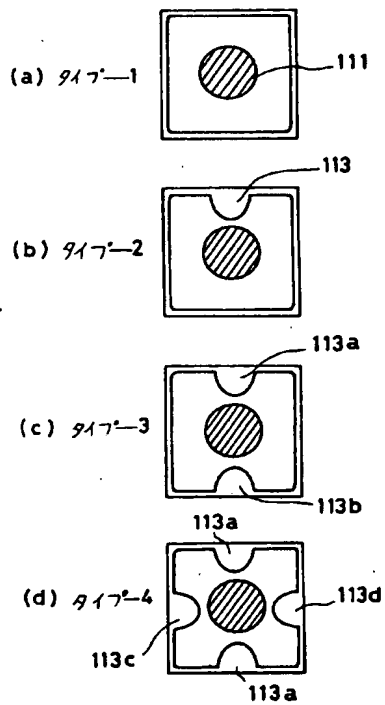
第 2 図



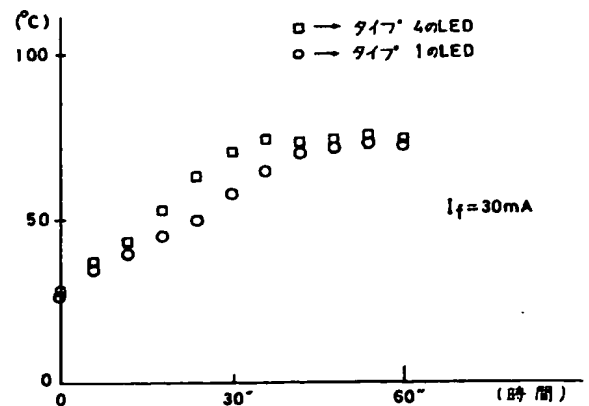
第 3 図



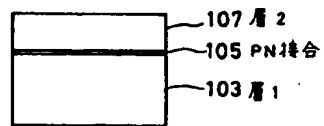
第 4 図



第 5 図



第 6 図



第 7 図

